

Prefață

Lucrarea de față este o continuare a cărții “Analiza și sinteza sistemelor numerice”, apărută în anul 2002 la Editura Fundației Universitare “Dunărea de Jos” din Galați. Autorii încearcă să ofere studenților un material de studiu suplimentar pentru înțelegerea principiilor și practicilor folosite în proiectarea sistemelor cu circuite integrate numerice. Sunt prezentate referatele unor lucrări de laborator la această disciplină, completate cu un număr mare de probleme rezolvate, multe dintre ele fiind propuse spre rezolvare în lucrarea menționată mai sus.

Spre deosebire de alte lucrări similare, aici am renunțat la structurarea materialului pe lucrări de laborator și am preferat structurarea lui pe capitole. De exemplu, două lucrări de laborator asemănătoare ca mod de lucru, “Studiul porții TTL” și “Studiul porții CMOS”, sunt prezentate în același capitol, intitulat “Familii logice”. Tot în acest capitol se discută problema zgomotelor și a reflexiilor care apar în sistemele numerice reale. Spre deosebire de lucrarea anterioară, nu am făcut așa de multe trimiteri directe la sursele bibliografice folosite. Toate formele de undă și caracteristicile prezentate în lucrare sunt obținute prin simulare PSPICE, folosind versiunea de evaluare a programului Design Center 5.2 de la firma Microsim. Pentru sinteza circuitelor folosind limbajul VHDL, am folosit versiunea freeware a programului Sonata din pachetul VHDL Simili 2.2, realizat de firma Symphony EDA.

Primul capitol prezintă principalele familii logice folosite la laborator, arătând și unele realități neplăcute care apar în circuitele reale, datorită traseelor lungi și a frecvențelor mari de comutare. Al doilea capitol prezintă structuri combinaționale implementate cu porți logice și cu circuite integrate MSI. Capitolul 3 prezintă circuite de impuls realizate cu porți și cu circuite integrate specializate. Capitolul 4 se ocupă de structurile secvențiale simple de latch și bistabil, dar și de automate finite realizate cu bistabile integrate. Studiul structurilor programabile se face în capitolul 5, iar capitolul 6 este destinat utilizării calculatorului la analiza și sinteza sistemelor numerice. Analiza de circuit se face prin simulare PSPICE, iar sinteza se face cu ajutorul limbajului VHDL, un limbaj standard de descriere hardware a sistemelor.

Dorim să mulțumim tuturor persoanelor care ne-au ajutat la elaborarea acestei lucrări: familiei, colegilor de catedră și, nu în ultimul rând, referenților, care, prin sfaturile lor au permis îmbunătățirea lucrării.

Autorii,

Galați, septembrie 2003