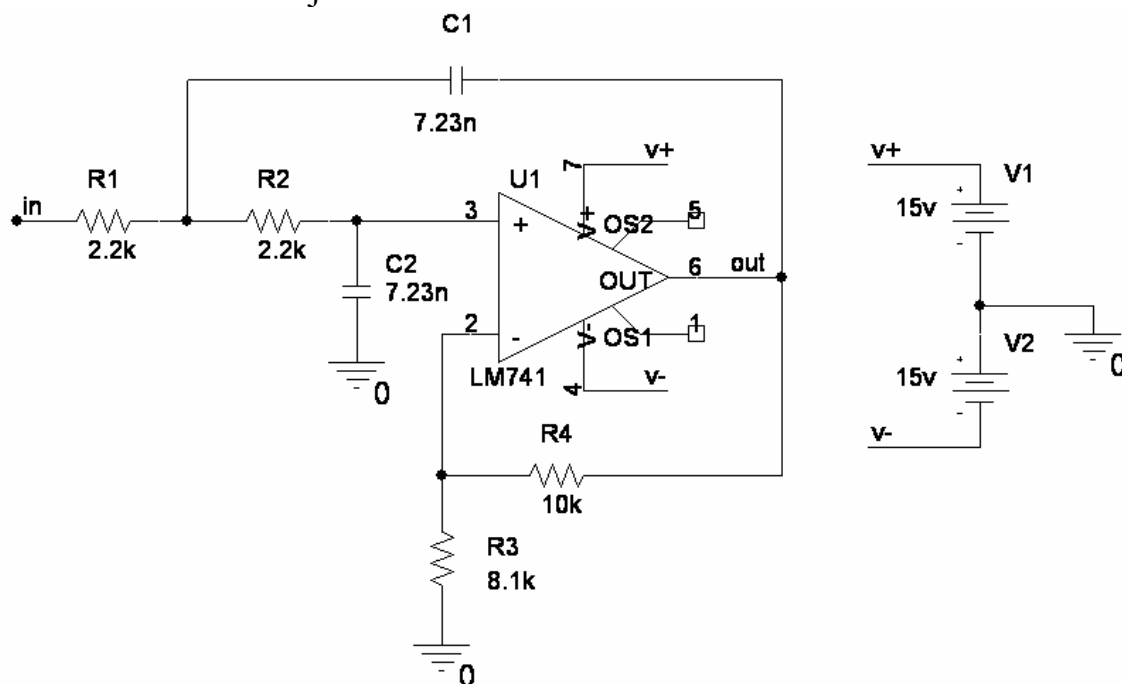


LABORATOR NR. 9
(Proiectarea asistată de calculator)

FILTRU BUTTERWORTH TRECE-JOS

Se dă schema de mai jos:



Cerințe:

1. Se editează schema utilizând componentele adecvate, etichetele (net alias) și două surse de alimentare de tip VDC cu valoare de 15V între eticheta v+ și masă și între masă și eticheta v-.
2. Se montează la intrarea în montaj o sursă de tip VAC (între in și masă) și se editează profilul pentru simularea în frecvență (**AC Sweep Noise**) cu parametri **Start Frequency** = 10Hz; **End Frequency** = 1meg; **Point/Decade** = 20. Se afișează caracteristica de amplitudine-frecvență $20 \cdot \lg \frac{V(out)}{V(in)}$ (se adaugă expresia $20 \cdot \log_{10}(V(out)/V(in))$ în fereastra de **Probe** utilizând butonul **Add trace**) și se etichetează în punctele critice. (amplificarea în bandă și frecvența de tăiere).
3. Se generează fișierele *.net, *.bom și *.drc.
4. Se montează la intrarea în montaj o sursă de tip VSIN (între in și masă) cu **OFF**= 0, **AMPL**=20m, **FREQ**=1KHz și se editează profilul pentru simularea în timp (**Time Domain**) cu parametri **Run to time** =

- $1.5/f$ (se calculează), unde f este frecvența sursei sinusoidale. Se afișează semnalele $V(in)$ și $V(out)$ în același grafic și se etichetează în punctele critice.
5. Se înlocuiesc sursa de semnal cu conector de tip **CON2** și sursele de tensiune cu conectoare de tip **CON3**, se montează de asemenea un **CON2** între out și masă. Se crează fișierul *nume.MNL*. (Se minimizează fereastra cu schema, se selectează fișierul de design *nume.DSN* și din meniul **Tools** se selectează **Create Netlist**). Se deschide aplicația Layout și se crează cablajul urmărind cerințele: cablajul se va realiza doar pe o singură parte (BOTTOM), traseele vor fi groase de 1 mm și vor avea o izolare de 0.5mm și va avea ecran legat la masă cu o izolare de 1mm.

NOTĂ: 1mm = 40 mils, micro = u, mega = meg. Componentele utilizate: circuitul integrat LM741 din biblioteca Opamp și condensatoare nepolarizate.